



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06223502 A**(43) Date of publication of application: **12 . 08 . 94**

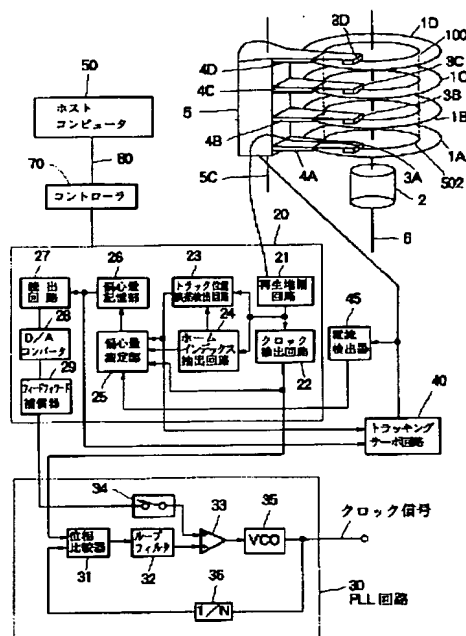
(51) Int. Cl

**G11B 20/10**(21) Application number: **05057764**(22) Date of filing: **23 . 02 . 93**(30) Priority: **04 . 12 . 92 JP 04350578**(71) Applicant: **SONY CORP**(72) Inventor:  
**TOMIZAKI TOME  
TAKEDA RITSU  
SEKO SATORU  
ISHIOKA HIDEAKI****(54) CLOCK SIGNAL CORRECTION CIRCUIT****(57) Abstract:**

**PURPOSE:** To make a clock signal accurately follow the eccentricity of a disk by correcting the phase or the frequency of the clock signal in accordance with a stored disk eccentric quantity.

**CONSTITUTION:** Eccentric quantity data inside a storage section 26 is read synchronized with the rotation of the disk, converted into a speed signal by a feed forward compensator 29 after converted by a D/A converter 28 and feed- forward impressed additionally as the control voltage of the VCO 35 of a PLL circuit 30. Thus, the VCO 35 is controlled by not only an output from a phase comparator 31 but also a track circular eccentricity display voltage arriving via a switch 34 from the storage section 26. Therefore, the VCO 35 is followed by a closed loop operation generated from the disk and an open loop operation is carried out as well by a signal from the storage section 26 for predicting a current time eccentricity quantity.

COPYRIGHT: (C)1994,JPO&amp;Japio



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-223502

(43)公開日 平成 6 年(1994) 8 月12日

(51)Int.Cl.<sup>5</sup>

G 1 1 B 20/10

識別記号

庁内整理番号

F I

技術表示箇所

3 5 1 Z 7736-5D

審査請求 未請求 請求項の数13 F D (全 21 頁)

(21)出願番号 特願平5-57764

(22)出願日 平成 5 年(1993) 2 月23日

(31)優先権主張番号 特願平4-350578

(32)優先日 平 4 (1992)12 月 4 日

(33)優先権主張国 日本 (J P)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番35号

(72)発明者 富崎 止

東京都品川区北品川 6 丁目 7 番35号 ソニ  
ー株式会社内

(72)発明者 武田 立

東京都品川区北品川 6 丁目 7 番35号 ソニ  
ー株式会社内

(72)発明者 世古 悟

東京都品川区北品川 6 丁目 7 番35号 ソニ  
ー株式会社内

(74)代理人 弁理士 稲本 義雄

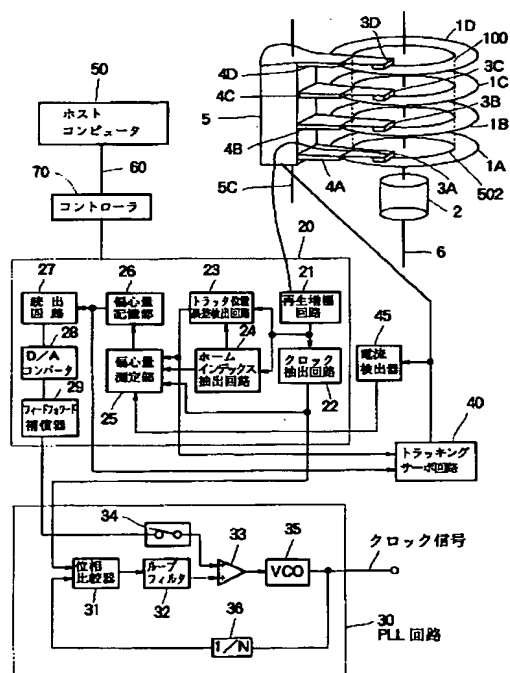
最終頁に続く

(54)【発明の名称】 クロック信号補正回路

(57)【要約】

【目的】 クロック信号をディスクの偏心に正確に追従させる。

【構成】 記憶部 2 6 に記憶されたディスクの偏心量に従って、VCO 3 5 をフィードフォワード制御する。



## 【特許請求の範囲】

【請求項 1】 電圧制御発振器と、ディスクの偏心量に対応した信号を記憶する記憶手段と、前記記憶手段に記憶された前記偏心量に対応した信号に従って前記電圧制御発振器から出力されるクロック信号の位相または周波数を変化させる補正手段とを備えることを特徴とするクロック信号補正回路。

【請求項 2】 位相比較器と、この位相比較器の出力に対して所定のフィルタ処理を行うループフィルタと、このフィルタの出力に応じた位相または周波数のクロック信号を出力する電圧制御発振器とを含み、前記位相比較器が、ディスクから読み出されたクロック信号と、前記電圧制御発振器からフィードバックされるクロック信号との位相差を出力する PLL 回路において、前記ディスクの偏心量に対応した信号を記憶する偏心量記憶手段と、前記記憶手段に記憶された偏心量に対応した信号を前記ディスクの回転に同期して前記ループフィルタの出力に加算して前記電圧制御発振器に供給する補正手段とを備えることを特徴とするクロック信号補正回路。

【請求項 3】 前記ディスクの偏心量を測定する偏心量測定手段と、前記測定手段によって測定された偏心量を速度に変換する演算を行う演算手段とをさらに備え、前記記憶手段が前記速度を前記偏心量に対応する信号として記憶することを特徴とする請求項 2 記載のクロック信号補正回路。

【請求項 4】 位相比較器と、この位相比較器の出力に対して所定のフィルタ処理を行うループフィルタと、このフィルタの出力に応じた位相または周波数のクロック信号を出力する電圧制御発振器とを含み、前記位相比較器が、ディスクから読み出されたクロック信号と、前記電圧制御発振器からフィードバックされるクロック信号との位相差を出力する PLL 回路において、前記ディスクの偏心量を記憶する偏心量記憶手段と、前記記憶手段に記憶された偏心量に所定の信号処理を行って前記ディスクの回転に同期して前記位相比較器の出力に加算して前記ループフィルタに供給する補正手段とを備えることを特徴とするクロック信号補正回路。

【請求項 5】 前記所定の信号処理が、前記偏心量を位置に変換する処理であることを特徴とする請求項 6 記載のクロック信号補正回路。

【請求項 6】 電圧制御発振器と、複数のディスク面のそれぞれについての偏心量を測定する偏心量測定手段と、前記偏心量に対応する信号をディスク面毎に記憶する記憶手段と、前記複数のディスク面のうちアクセスすべきディスク面の偏心量に対応した信号を前記記憶手段から選択的に読

み出す選択手段と、前記選択手段によって読み出された偏心量に対応した信号に基づいて前記電圧制御発振器から出力されるクロック信号の位相または周波数を変化させる補正手段とを備えることを特徴とするクロック信号補正回路。

【請求項 7】 電圧制御発振器と、正弦波を発生する正弦波発生手段と、前記正弦波発生手段から発生された信号に従って前記電圧制御発振器から出力されるクロック信号の位相または周波数を変化させる補正手段とを備えることを特徴とするクロック信号補正回路。

【請求項 8】 電圧制御発振器と、ディスクの偏心量に対応した信号を記憶する記憶手段と、前記記憶手段に記憶された偏心量に対応した信号を、前記ディスクのトラック番号に応じて変化させ、変化させた偏心量に対応する信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を変化させる調整手段とを備えることを特徴とするクロック信号補正回路。

【請求項 9】 前記記憶手段は、前記偏心量に基づく、前記ディスクの所定のデータトラックの理想軌跡円からの変位を一周にわたって記憶し、前記調整手段は、前記記憶手段から読み出された変位を、前記トラック番号に応じて変化させることを特徴とする請求項 8 に記載のクロック信号補正回路。

【請求項 10】 前記調整手段が、前記トラック番号に対応した、ディスク回転軸のホームインデックスとディスクのデータトラック上のホームインデックスの位相差を発生する位相差発生手段と、前記位相差発生手段から発生された位相差に応じて、前記変位を前記記憶手段から読み出す読出手段と、前記読出手段によって前記記憶手段から読み出された変位に、前記トラック番号に対応した乗算係数を乗算する乗算手段とを備えることを特徴とする請求項 9 記載のクロック信号補正回路。

【請求項 11】 電圧制御発振器と、ディスクの偏心量に対応した信号を記憶する記憶手段と、前記記憶手段に記憶された偏心量に対応した信号を、前記ディスクから信号を読み出すヘッドの位置に応じて変化させ、変化させた偏心量に対応する信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を変化させる調整手段とを備えることを特徴とするクロック信号補正回路。

【請求項 12】 前記記憶手段は、前記偏心量に基づく、前記ディスクの所定のデータトラックの理想軌跡円からの変位を一周にわたって記憶し、前記調整手段は、前記記憶手段から読み出された変位を、前記ヘッドの位置に応じて変化させることを特徴と

する請求項 1 1 に記載のクロック信号補正回路。

【請求項 1 3】 前記調整手段が、前記ヘッドの位置に対応した、ディスク回転軸のホームインデックスとディスクのデータトラック上のホームインデックスの位相差を発生する位相差発生手段と、前記位相差発生手段から発生された位相差に応じて、前記変位を前記記憶手段から読み出す読出手段と、前記読出手段によって前記記憶手段から読み出された変位に、前記ヘッド位置に対応した乗算係数を乗算する乗算手段とを備えることを特徴とする請求項 1 2 記載のクロック信号補正回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、磁気ディスク装置や光ディスク装置などのディスク装置に係わり、特に、ディスク表面のデータトラック中に時刻標準を与えるクロックマークがディスク製造時にあらかじめ複数個埋め込まれているような、いわゆる「サンプルド・サーボ方式」のディスク装置に好適なクロック信号補正回路に関する。

【0002】

【従来の技術】従来のクロック生成回路としては、図 1 2 に示す構成のものが知られている。図 1 2 に示されたクロック生成回路は、いわゆる PLL (Phase Lock Loop) 回路と呼ばれるものである。PLL 回路 3 0 は、位相比較器 3 1、ループフィルタ 3 2、VCO (電圧制御発振器) 3 5 および分周器 3 6 を含んでいる。ディスクから再生されるクロック信号は、位相比較器 3 1 の一方の入力に供給される。位相比較器 3 1 の他方の入力には、VCO 3 5 から出力されたクロック信号がその周波数を分周器 3 6 によって  $1/N$  にされて供給される。ループフィルタ 3 2 は、位相比較器 3 1 の出力に対して低域通過フィルタリング等の所定のフィルタリング処理を行って VCO 3 5 に供給し、VCO 3 5 は、入力電圧に応じた位相のクロック信号を出力する。VCO 3 5 から出力されるクロック信号は、ディスクからの再生信号の位相にロックされたものになる。

【0003】

【発明が解決しようとする課題】上述した従来のクロック生成回路においては、高精度なクロック信号を生成する上で、以下のような問題点があった。

【0004】(1) ディスクをスピンドルにチャッキングする際に、回転軸中心とトラック円の中心とがオフセットしてしまうこと、すなわち偏心が原因となって、トラック円の実質半径が大きい部分では高速側に、またトラック円の実質半径が小さい部分では低速側に、実効周速が変動することにより、トラックからの再生クロック信号に大きな位相変動を発生する。

【0005】(2) また、偏心に起因する位相変動量を十分に抑圧するために PLL ループの低域ゲインを増加

させると、それに伴う広帯域化により高域のノイズが増加する等により、PLL をディスクの偏心に正確に追従させることができない。

【0006】(3) さらに、ディスク面が複数あるような記憶装置では、処理対象ディスク面を切り換えたときに、切り換え前後のディスクの偏心が異なっていると、切り換え後のディスク偏心に直ちに追従するのが困難である。

【0007】本発明の第 1 の目的は、ディスクの偏心に正確に追従できるクロック信号補正回路を提供することにある。

【0008】本発明の第 2 の目的は、ディスク面が複数存在する場合に、処理対象ディスク面を切り換えたときに、切り換え後のディスクの偏心に直ちに追従できるクロック信号補正回路を提供することにある。

【0009】

【課題を解決するための手段】本発明の第 1 のクロック信号補正回路は、電圧制御発振器 (例えば、図 1、図 4、図 6 または図 7 の電圧制御発振器 3 5) と、ディスクの偏心量に対応した信号を記憶する記憶手段 (例えば、図 1 の偏心量記憶部 2 6、図 4 の記憶部 2 6 A、図 6 の偏心量記憶部 2 6、または図 7 の偏心量記憶部 2 6 B) と、この記憶手段に記憶された偏心量に対応した信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を補正する補正手段 (例えば、図 1 の読出回路 2 7、D/A コンバータ 2 8、フィードフォワード補償器 2 9、スイッチ 3 4 およびアナログ加算器 3 3、図 4 の選択部 2 7 A、D/A コンバータ 2 8、スイッチ 3 4 およびアナログ加算器 3 3、図 6 の偏心フィードフォワードフィルタ 2 9 A およびアナログ加算器 3 3 A、または図 7 の偏心量記憶部 2 6 B の出力線) とを備えることを特徴とする。

【0010】本発明の第 2 のクロック信号補正回路は、位相比較器 (例えば、図 1 の位相比較器 3 1) と、この位相比較器の出力に対して所定のフィルタ処理するループフィルタ (例えば、図 1 のループフィルタ 3 2) と、このフィルタの出力に応じた位相または周波数のクロック信号を出力する電圧制御発振器 (例えば、図 1 の電圧制御発振器 3 5) とを含み、位相比較器が、ディスクから読み出されたクロック信号と、電圧制御発振器からフィードバックされるクロック信号との位相差を出力する PLL 回路において、ディスクの偏心量に対応した信号を記憶する偏心量記憶手段 (例えば、図 1 の偏心量記憶部 2 6、または図 4 の記憶部 2 6 A) と、この記憶手段に記憶された偏心量に対応した信号をディスクの回転に同期してループフィルタの出力に加算して電圧制御発振器に供給する補正手段 (例えば、図 1 の読出回路 2 7、D/A コンバータ 2 8、フィードフォワード補償器 2 9、スイッチ 3 4 およびアナログ加算器 3 3、または図 4 の選択部 2 7 A、D/A コンバータ 2 8、フィードフ

ォワード補償器 29、スイッチ 34 およびアナログ加算器 33) と備えることを特徴とする。

【0011】上記第2のクロック信号補正回路においては、ディスクの偏心量を測定する偏心量測定手段(例えば、図4の偏心量測定部25)と、この測定手段によって測定された偏心量を速度に変換する演算を行う演算手段(例えば、図4の演算部252)とをさらに備え、この記憶手段が上記速度を偏心量に対応する信号として記憶することが好ましい。

【0012】本発明の第3のクロック信号補正回路は、位相比較器(例えば、図6の位相比較器31)と、この位相比較器の出力をフィルタ処理するループフィルタ(例えば、図6のループフィルタ32)と、このフィルタの出力に応じた位相または周波数のクロック信号を出力する電圧制御発振器(例えば、図6の電圧制御発振器35)とを含み、位相比較器が、ディスクから読み出されたクロック信号と、電圧制御発振器からフィードバックされるクロック信号との位相差を出力するPLL回路において、ディスクの偏心量を記憶する偏心量記憶手段(例えば、図6の偏心量記憶部26)と、この記憶手段に記憶された偏心量に所定の信号処理を行ってディスクの回転に同期して前記位相比較器の出力に加算してループフィルタに供給する補正手段(例えば、図6の偏心フィードフォワード用フィルタ32およびアナログ加算器33A)とを備えることを特徴とする。

【0013】本発明の第4のクロック信号補正回路は、電圧制御発振器(例えば、図4の電圧制御発振器35)と、複数のディスク面のそれぞれについての偏心量を測定する偏心量測定手段(例えば、図4の偏心量測定部251)と、偏心量に対応する信号をディスク面毎に記憶する記憶手段(例えば、図4の記憶部26A)と、複数のディスク面のうちアクセスすべきディスク面の偏心量に対応した信号を記憶手段から選択的に読み出す選択手段(例えば、図4の選択部27A)と、選択手段によって読み出された偏心量に対応した信号に基づいて電圧制御発振器から出力されるクロック信号の位相または周波数を変化させる補正手段(例えば、図4のD/Aコンバータ28、スイッチ34およびアナログ加算器33)とを備えることを特徴とする。

【0014】本発明の第5のクロック信号補正回路は、電圧制御発振器(例えば、図4の電圧制御発振器35)と、正弦波を発生する正弦波発生手段(例えば、図4の演算部252によって発生された正弦波関数を記憶する記憶部26A)と、この正弦波発生手段から発生された信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を変化される補正手段とを備えることを特徴とする。

【0015】本発明の第6のクロック信号補正回路は、電圧制御発振器(例えば、図10のPLL回路30に含まれる電圧制御発振器)と、ディスクの偏心量に対応し

た信号を記憶する記憶手段(例えば、図10の偏心量記憶部26B)と、この記憶手段に記憶された偏心量に対応した信号を前記ディスクのトラック番号に応じて変化させ、変化させた偏心量に対応する信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を変化させる調整手段(例えば、図10の調整部53)とを備えることを特徴とする。

【0016】上記第6のクロック信号補正回路においては、上記記憶手段は、偏心量に基づく、ディスクの所定のデータトラックの理想軌跡円からの変位を一周にわたって記憶し、上記調整手段は、記憶手段から読み出された変位を、トラック番号に応じて変化させることが好ましい。

【0017】また、上記第6のクロック信号補正回路においては、上記調整手段が、トラック番号に対応した、ディスク回転軸のホームインデックスとディスクのデータトラック上のホームインデックスの位相差を発生する位相差発生手段(例えば、図10の位相差テーブル53P)と、この位相差発生手段から発生された位相差に応じて変位を記憶手段から読み出す読出手段(例えば、図10のメモリアクセス部53A)と、この読出手段によって記憶手段から読み出された変位に、トラック番号に対応した乗算係数を乗算する乗算手段(例えば、図10の乗算係数テーブル53Kおよび乗算器53M)とを備えることが好ましい。

【0018】本発明の第7のクロック信号補正回路は、電圧制御発振器(例えば、図11のPLL回路30の電圧制御発振器)と、ディスクの偏心量に対応した信号を記憶する記憶手段(例えば、図11の偏心量記憶部26C)と、この記憶手段に記憶された偏心量に対応した信号を、ディスクから信号を読み出すヘッドの位置に応じて変化させ、変化させた偏心量に対応する信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を変化させる調整手段(例えば、図11の調整部63)とを備えることを特徴とする。

【0019】上記第7クロック信号補正回路においては、記憶手段は、偏心量に基づく、ディスクの所定のデータトラックの理想軌跡円からの変位を一周にわたって記憶し、調整手段は、記憶手段から読み出された変位を、ヘッドの位置に応じて変化させることが好ましい。

【0020】また、上記第7クロック信号補正回路においては、調整手段が、上記ヘッドの位置に対応した、ディスク回転軸のホームインデックスとディスクのデータトラック上のホームインデックスの位相差を発生する位相差発生手段(例えば、図11の位相差テーブル63P)と、位相差発生手段から発生された位相差に応じた変位を記憶手段から読み出す読出手段(例えば、図11のメモリアクセス部63A)と、この読出手段によって記憶手段から読み出された変位に、上記ヘッドの位置に対応した乗算係数を乗算する乗算手段(例えば、図11

の乗算係数テーブル 63K および乗算器 63M) とを備えることが好ましい。

#### 【0021】

【作用】本発明の第1のクロック信号補正回路においては、記憶手段に記憶されたディスク偏心量に対応した信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数が補正される。従って、クロック信号をディスクの偏心に正確に追従させることができる。

【0022】本発明の第2のクロック信号補正回路においては、記憶手段に記憶されたディスク偏心量に対応した信号がディスクの回転に同期してループフィルタの出力に加算されて電圧制御発振器に供給される。従って、クロック信号をディスクの偏心に正確に追従させることができる。

【0023】上記第2のクロック信号補正回路において、測定されたディスク偏心量から速度が演算され、演算により求められた速度が偏心量に対応する信号として記憶される場合には、偏心量すなわち変位を速度に変換するためのアナログ型のフィードフォワード補償器(フィルタ)を不要にできるから、コストを低くすることができる。

【0024】本発明の第3のクロック信号補正回路においては、記憶されたディスク偏心量に所定の信号処理が行われ、ディスクの回転に同期して位相比較器の出力に加算されてループフィルタに供給される。従って、クロック信号をディスクの偏心に正確に追従させることができる。

【0025】本発明の第4のクロック信号補正回路においては、複数のディスク面のそれぞれについての偏心量が測定され、偏心量に対応する信号がディスク面毎に記憶手段に記憶され、複数のディスク面のうちアクセスすべきディスク面の偏心量に対応した信号が記憶手段から選択的に読み出され、読み出された偏心量に対応した信号に基づいて電圧制御発振器から出力されるクロック信号の位相または周波数が変化させられる。従って、処理対象ディスク面を切り換えたときに、切り換え後のディスクの偏心に直ちに追従できる。

【0026】本発明の第5のクロック信号補正回路においては、正弦波発生手段から発生された信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数が変化させられる。ディスクの偏心量は、正弦波関数で近似できる。従って、実際に、ディスクの偏心量を測定しなくても、クロック信号をディスクの偏心に正確に追従させることができる。

【0027】本発明の第6のクロック信号補正回路においては、記憶手段に記憶された偏心量に対応した信号が、ディスクのトラック番号に応じて変化させられ、変化させられた偏心量に対応する信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数が変化させられる。従って、クロック信号をディスクの偏

心により正確に追従させることができる。

【0028】本発明の第7のクロック信号補正回路においては、記憶された偏心量に対応した信号が、ディスクから信号を読み出すヘッドの位置に応じて変化させられ、変化させられた偏心量に対応する信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数が変化させられる。従って、クロック信号をディスクの偏心により正確に追従させることができる。

#### 【0029】

【実施例】図1は、本発明を磁気ハードディスク装置に適用した場合の一実施例の構成を示す図である。両面磁気ディスク1A、1B、1Cおよび1Dは、スピンドルモータ2によって回転駆動される。磁気ヘッド3A、3B、3Cおよび3Dは、それぞれ、アーム4A、4B、4Cおよび4Dによって支持され、ボイスコイルモータ(VCM)5によって回転中心5Cに関して回転させられて、両面磁気ディスク1A、1B、1Cおよび1Dの上面のトラック502に追従して、これらのトラックに対して、データの書き込みおよび読み出しを行う。4枚の磁気ディスク1A、1B、1Cおよび1Dのトラック502は、シリンドラ100を構成する。図示されていないが、両面ディスク1A、1B、1Cおよび1Dの下面に対してデータの書き込みおよび読み出しを行う4つの磁気ヘッドが設けられており、磁気ヘッド3A、3B、3Cおよび3Dと同様に、アーム4A、4B、4Cおよび4Dによって支持され、VCM5によって回転中心5Cに関して回転させられる。磁気ディスク1A、1B、1Cおよび1Dの表面のデータトラック中には、時刻標準を与えるクロックマークがディスク製造時にあらかじめ複数個埋め込まれている。なお、参照番号6は、スピンドルモータ6の回転中心すなわち磁気ディスク1A、1B、1Cおよび1Dの回転中心を示す。

【0030】ホストコンピュータ50は、書き込みコマンド、読み出しコマンド等のコマンドをインターフェースケーブル60を介してコントローラ70に供給する。コントローラ70は、磁気ハードディスク装置を制御するための制御信号を信号処理回路20に出力する。

【0031】ヘッド3A、3B、3Cおよび3Dによってディスク1A、1B、1Cおよび1Dから読みだされた再生信号は、再生増幅回路21により所定の振巾に増幅される。再生増幅回路21の出力は、クロック抽出回路22、トラック位置誤差検出回路23およびホームインデックス(1回転に1個のパルス)抽出回路24に分配される。クロック抽出回路22で抜き出された再生クロック信号は、トラック偏心量測定部25に供給される。また、トラック位置誤差検出回路23から出力されるトラック位置誤差信号も、トラック偏心量測定部25に供給される。さらに、ホームインデックス抽出回路24により抜き出されたホームインデックス信号すなわち回転位相原点信号も、トラック偏心量測定部25に供給され

る。

【0032】トラック偏心量測定部24は、後述する公知の方法、または本発明による方法によりデータトラック円502の、回転中心軸6に対する偏心量を、ディスクのホームインデックス発生位置を角度座標値0度とするディスク上の角位置 $\theta$ の関数として計測し、偏心量記憶部26にテーブル形式で記憶する。この偏心量は、トラッキングサーボ回路40によりVCM5の制御に利用される。

【0033】図1の本発明の実施例の特徴の一つは、記憶部26に記憶された偏心量が、読出回路27によってディスクの回転に同期して読み出され、D/Aコンバータ28によってアナログ信号に変換され、フィードフォワード補償器29によって補償操作すなわち速度信号への変換がなされた後、PLL回路30の電圧制御発振器(VCO)35の制御電圧として追加的にフィードフォワード印加される点にある。

【0034】PLL回路30は、位相比較器31と、この位相比較器31の出力に対して低域通過フィルタリング等の所定のフィルタ処理するループフィルタ32と、このフィルタ32の出力に応じた位相または周波数のクロック信号を出力する電圧制御発振器35とを含み、位相比較器31が、クロック抽出回路22によって抜き出されたクロック信号と、電圧制御発振器35からN分の1分周器36を介してフィードバックされるクロック信号との位相差を出力する。図1の本発明の実施例の特徴は、ループフィルタ32とVCO35との間にアナログ加算器(演算増幅器)33を設け、フィードフォワード補償器29からスイッチ34を介して供給される信号を、ループフィルタ32から出力される信号に加算して、VCO35に供給する点にある。なお、ループフィルタ32および加算器33が、デジタル演算素子であってもよい。

【0035】このような構成になっているから、VCO35は、位相比較器31からの出力のみならず、偏心量記憶部26から、読出回路27、D/Aコンバータ28、フィードフォワード補償器29およびスイッチ34を経由して到来するトラック円偏心表示電圧によっても駆動される。したがって、VCO35は、ディスクから発生する840個/1回転のパルス信号にいわゆるクローズドループ動作で追従するとともに、記憶部26からの現在の瞬時の偏心量の予測信号により、オープンループ動作も行う。

【0036】すなわち、このような偏心のあるディスクの動作においては、 $\theta$ 方向に固定した再生ヘッドから眺めて観測されるディスクからのクロックは、時間軸方向に粗密のゆらぎをもっている。このゆらぎの成分のうち、回転周波数に相当する成分は、大部分上記オープンループ動作により、VCO35が意図的に「加振」されることにより、クロック抽出回路22から出力されるク

ロック信号と、VCO35から出力されるクロック信号は、ほぼ $\pm 20\text{ ns}$ (ナノ秒)の同位相近辺まで接近させられる。

【0037】このオープンループ動作による接近により、上記クローズドループ動作は、ゆらぎ成分のうち主として振幅の小さい高周波成分(回転周波数の数倍乃至数十倍)を打ち消す動作をするだけで良い。よって、実現される追従性は、最終的には、クロック抽出回路22から出力されるクロック信号に対してVCO35の出力信号は、 $\pm 1\text{ ns}$ 以下の極めて近い発振位相に保持できる。

【0038】データトラック円の形成は、本実施例においては光ディスク製造装置と同様に0.01ミクロン程度の送り精度をもつカッティングマシンで原盤が製作されるので、真円度は1ミクロンより十分良い。しかし、回転軸にこのようなディスクを取り付けると、ディスク中心すなわちデータトラック円の中心は回転軸に対して10乃至50ミクロン程度の取り付け誤差を生ずる。

【0039】このずれ(偏心)を計測するには、いくつかの方法が考えられるが、第1の方法は、最も直接的な手法を用いる。すなわち、読出しヘッド3A、3B、3Cおよび3Dを、R方向、 $\theta$ 方向ともに拘束した上で、ディスク1A、1B、1Cおよび1Dを回転させる。今、トラック幅が $10.0\text{ }\mu\text{m}$ 、偏心が $50\text{ }\mu\text{m}$ でディスクが取り付けられているとする。読出しヘッドから眺めた時、ディスクの回転につれてトラックは約5本外周側に逃げて行き、そのあとは約5本内周側に戻るといった現象が観測される。従って、このトラックを跨ぐ本数を計数することにより大まかな偏心量を知ることができる。

【0040】この例では、観測量5本 $\times 10\text{ }\mu\text{m}$ /本= $50\text{ }\mu\text{m}$ であり、不確定性を $5\text{ }\mu\text{m}$ と見込んで、偏心は、 $50 \pm 5\text{ }\mu\text{m}$ と判定する。

【0041】しかし、この方法では、トラック1本、すなわち $10\text{ }\mu\text{m}$ より良い分解能で計測することはできない。従って、VCO35の追従特性は最良とは言えない。

【0042】第2の偏心測定方法は、まず、ディスクの形成時に、内周から外周に向かってすべてのトラックにトラック番号を付与し、全てのトラックの1周にわたって十分なくり返し頻度で刻印しておく。本実施例では840個/1周である。次に、図示しないトラック番号読取手段とトラッキングサーボ回路40で、同一のトラック番号のみを追従するように、仮の閉ループサーボを動作させる。このようにして、ディスクの偏心に仮の追従を行う駆動電流をVCM5に発生させる。トラッキングサーボ回路40からVCM5に供給される電流の値を電流検出器40で刻々と検出し、ディジタル形式の1回転相当の時系列データとして偏心量記憶部26に記憶させる。

【0043】第3の偏心測定方法は、第1および第2の偏心測定方法がいずれも再生ヘッドから眺めたトラックの偏心を直接計測したものであるのに対し、1本のトラックから再生される本来等間隔なクロックパルス列に観測される不等間隔性から偏心量を求め、これを記憶部26に記憶するものである。

【0044】次に、第3の偏心測定方法を、図2を参照して説明する。図2において、参照番号500は、トラック502の中心を示し、参照番号501は、ディスクの回転中心を示す。再生ヘッド3は、アーム4により支持されていてトラック502の中心上をトレースするように、トラッキングサーボ回路40で位置決めされてい

$$T_0 = L_0 / V_0 = (2\pi r_0 / M) / (2\pi r_0 \times N) = 1 / (N \times M)$$

【0051】となり、例えば $N=60.0\text{Hz}$ 、 $M=840$ ならば

$$T_0 = 19.841 (\mu\text{sec})$$

である。

$$T_2 = 2\pi r_0 / M / (2\pi r_2 \times N) = r_0 / r_2 \times (N \times M)$$

【0054】となる。従って、例えば、 $r_0=20\text{mm}$ 、 $r_2=20.05\text{mm}$ のとき、 $T_2$ は、 $T_0 \times 1.0025$ となり、 $0.25\%$ 変化する。これは微小であるが、時間領域の量なので、比較的精度よく計測できる。

【0055】すなわち、この例では、 $T_0=19.841 (\mu\text{s})$ に対し、 $T_2=19.891$ 、 $T_1=19.792 (\mu\text{s})$ であるから、 $T$ の平均値と、最大値および最小値とは、各々約 $50\text{ns}$ （ナノセカンド）の差がある。これは現在の電子回路技術で十分な精度で計測できるから、偏心量の測定は、時間間隔の測定に帰着する。

【0056】実際の測定動作では、上記のような等速度時間標準は、作成が困難なので以下のような方法をとる。

【0057】すなわち、等速度時間標準の代わりに、図1のスイッチ34を開放状態にして、PLL回路30を閉ループのみで動作させておき、このときのVCO35の出力を時間標準とし、これを基準に1周にわたり、クロック抽出回路22からの再生クロックの位相を測定する。このとき、840個の時間データは、図3のように観測される。このとき使用した時間標準は、閉ループで追従しているPLL回路30の出力であるから、時間標準自身もループ利得で偏心を追いかけけているので、観測結果は既に偏心をある程度抑圧している。従って、真の時間軸に対する偏心起因の位相ズレは、観測結果にループ利得（通常100以下の定数）を乗じたものである。本例においては、観測量は $\pm 18\text{ns}$ 、 $60\text{Hz}$ でのループ利得は40倍なので、等速度時間軸に対してディスク上の1点は、 $\pm 720\text{ns}$ の進み遅れを生じていることになる。

【0058】このようにして1回転にわたり観測した進

る。

【0045】今、トラック502の半径を $r_0 (\text{m})$ 、偏心を $\delta (\text{m})$ 、回転数を $N (\text{Hz})$ とすると、トラック502の平均周速 $V_0$ は

$$V_0 = 2\pi r_0 \times N (\text{m/sec})$$

【0047】である。半径 $r_0$ の円形トラック502に含まれるパルス数を $M$ （個/1回転）とすると、パルス間距離 $L_0$ は

$$L_0 = 2\pi r_0 / M$$

【0049】である。これを通過するに要する時間 $T_0$ は、

$$T_0 = L_0 / V_0$$

$$T_0 = (2\pi r_0 / M) / (2\pi r_0 \times N) = 1 / (N \times M)$$

【0052】一方、半径が偏心により $r_2 = r_0 + \delta$ に増加した部分のパルス周期 $T_2$ は

$$T_2 = L_2 / V_2$$

み遅れを、記憶部26にデジタル数値として蓄えることにより偏心テーブルの作成が完成する。

【0059】このようにして記憶部26に記憶された偏心テーブル使用した、本発明によるVCO35のフィードフォワード制御は、次のように行われる。まず、読出回路27によりディスクの回転位相に同期して記憶部26の内容を読出し、D/Aコンバータに28よりアナログ電圧に変換したのち、コイルL、コンデンサCおよび抵抗Rで構成されるフィードフォワード補償器29を介して位相補償の後、スイッチ33およびアナログ加算器33を介してVCO35に印加される。これにより、VCO35の発振位相は、図3の破線の如く、1回転の全域にわたりほぼ $0^\circ$ に近づく。

【0060】図4は、本発明のクロック信号補正回路の第2の実施例を示す。図1の実施例では、記憶部26の格納内容としてディスクの回転各位置に対するトラック自身の変位（偏心量）を用いたが、図4の実施例では、トラック自身の変位は、一時記憶部251で一時記憶に蓄えた後、これに図1のフィードフォワード補償器29と等価な演算を演算部252であらかじめ施した量を記憶部26Aに格納する。従って、記憶部251に記憶される量は、偏心に対応した速度となる。

【0061】このようにすれば、図1のフィードフォワード補償器29を省略できる利点がある。すなわち、図1の補償器29すなわちフィルタは、実時間動作のため高速素子で構成する必要があるが、偏心測定は、1日に1回程度なので、図4の実施例のごとく、図1の実施例の補償器29と等価な演算を予め施すことにすれば、安価な汎用のプロセッサで済む利点がある。さらに、アナログ処理では困難な操作も実現出来る利点がある。

【0062】図4の実施例において、記憶内容選択部27Aは、コントローラ70からの指令に基づいて、記憶



部26Aに格納されている複数のディスク面の偏心量に対応した量(すなわち速度)を選択的に取り出すものである。

【0063】図4の実施例では、上述のような構成であるから、図1の実施例と同様にして得られた偏心測定結果が、演算部252により所要の振幅位相特性に調整されたのち、記憶部26Aに蓄えられる。この偏心測定動作は、例えば電源スイッチ投入後の適当な時期に、複数ディスクの各面について独立に繰り返し行れる。ディスクは8面あるので各面に対応して設けられているヘッドを用いて、合計8回行なわれる。従って記憶部26Aには8種類の偏心量が蓄積される。

【0064】ここで、コントローラ70が、例えばディスク1B(図1参照)を選択した場合を説明をする。このとき、選択部27Aは、記憶部26Aに記憶されている情報のうちから、ヘッド3Bにより検出された偏心データを、ディスク1Bの回転に同期して出力する。出力された偏心データは、例えば図5のように、メモリアドレスが、ディスク上の角位置座標に相当し、格納データがこの座標における偏心量に位相補償を施したものに相当する。

【0065】従って、これをD/Aコンバータ28でアナログ電圧に変換してから、加算器33を介してVCO35に印加すると、VCO35は、ディスクの偏心に起因するクロックの進み遅れを正確に打ち消し、VCO35の出力はディスクから再生されるクロックに極めて近い位相のパルスを発生出来る。

【0066】図4の実施例では、演算部252の偏心量に対する演算結果を記憶部26Aに記憶し、処理すべきディスク面に対応した演算結果を読み出すようにしているが、偏心量そのものを記憶しておき、処理すべきディスク面に対応した偏心量を読み出すようにしてもよい。

【0067】上記実施例では、いずれも偏心量を実測して求めたが、この量は、一般には、図5に示すように、正弦波関数の初期位相をずらしたものに相当する。したがって実測によらずとも、例えば、図4の演算部252で正弦関数を発生させ、これを記憶部26Aに蓄えれば良い。

【0068】この方法においては、正弦波の位相と振幅の2つのパラメータを決定する必要がある。以下に、この手法の一例を示す。まず、演算部252により、初期位相0°、振幅10トラック相当の仮のデータセットを記憶部26Aに格納する。次に、これに基づいて、トラッキングサーボ回路40を用いて仮のフィードフォワードサーボを行う。さらに、トラック位置誤差検出回路23でトラックトラバース(偏心による横断)を計数し、演算部252により現在の偏心量を知る。最後に、一時記憶部251に格納されている前回のトラックトラバース回数と今回のトラバース回数を比較し、改善方向にあ

るか否かを判定する。

【0069】この判定結果に基づき、第2回の試行のため初期位相および振幅を決定する。この一連の操作をN回繰り返し行い、トラックトラバースが所定の値、例えば0(零)になった時点で記憶部26Aの内容を確定する。

【0070】このようにすれば、偏心測定部25は、単に偏心によるトラック横断数を係数すればよく、その絶対量を計測する必要がない。

【0071】図6は、本発明のクロック補正回路の第3の実施例を示す。図6において、磁気ディスク1は、図1の4枚の磁気ディスク1A、1B、1Cおよび1Dの一枚に相当し、スピンドルモータ2は、図1のスピンドルモータ2に相当し、磁気ヘッド3は、図1の磁気ヘッド3A、3B、3Cおよび3Dの一つに相当し、アーム4は、図1の4つのアーム4A、4B、4Cおよび4Dの一つに相当し、VCM5、クロック抽出回路22、ホームインデックス抽出回路24、偏心量測定部25、偏心量記憶部26、位相比較器31、ループフィルタ32、VCO35および分周器36は、図1と同一である。

【0072】偏心フィードフォワード用フィルタ29Aは、偏心量記憶部26から読み出された偏心量をフィードフォワード補償量すなわち位置信号に変換して、アナログ加算器33Aの一方の入力端子に供給する。加算器33Aは、フィルタ29Aからの信号と位相比較器31からの信号とを加算してループフィルタ32に供給する。

【0073】なお、図6の実施例では、偏心量を記憶し、この偏心量を読み出して、フィルタ29Aによりフィードフォワード補償量に変換しているが、予め偏心量をフィードフォワード補償量に変換したデジタル値を記憶するようにしてもよい。

【0074】上述した本発明の複数の実施例によれば、ディスク上に刻印されたクロックマークに極めて正確に同期したクロック信号を再生することが可能になり、このクロックをトラック位置誤差信号の検出やデータ符号の復調に利用すると、極めて良好な結果を得ることが出来る。また、クロック再生ループの帯域を広げずに、偏心周波数域のゲインを上げることが出来る。

【0075】図7は、本発明のクロック補正回路の第4の実施例を示す。この実施例は、さほど精密な位相ロックを必要としない場合に好適なものであり、位相制御ループを省略するものである。測定部25によって測定された偏心量は、偏心フィードフォワード用フィルタ29A(この場合は、デジタルフィルタ)によってフィードフォワード補償量に変換されて偏心量記憶部26Bに記憶される。記憶部26Bに記憶された偏心量は、ホームインデックス抽出回路24から出力されるホームインデックス信号に従って読み出されてVCO35に供給され

る。VCO35は、供給された偏心量に応じて出力クロック信号の位相または周波数を変化させる。

【0076】上記第1乃至第4実施例は、スピンドル回転中心とデータトラック円中心のオフセットに起因する再生クロック信号の位相変動を、特定トラックの理想トラックからの変位を使用して補正するものである。このため、高精度なクロック信号を生成する上で以下のような問題点があった。

【0077】(1)、予めデータトラックが形成されたディスクをスピンドルにチャッキングしたとき、データトラック円中心とスピンドル回転軸中心とのオフセットに起因する再生クロック信号のヘッド走行トラック半径位置変動(スピンドル回転中心からヘッドが位置するトラックまでの距離の変動)に対する周波数変動量が、ディスク内周方向ほど大きくなる。

【0078】(2)、回動アームによって支持された信号読出ヘッドの回動軌跡に沿ってクロックマークが配置されたディスクでは、スピンドル回転軸のホームインデックスと、ディスクのデータトラック円上のホームインデックスとの位相差がトラック番号毎すなわちヘッド走行トラック半径毎に異なるので、ヘッド走行トラック半径の変動に従って偏心補正信号に位相誤差が発生する。

【0079】このような問題を解決するために、次に説明する本発明の第5および第6実施例では、PLL回路30によって印加される外部制御電圧すなわちVCO35への入力電圧を、トラック番号またはヘッド走行トラック半径位置に従って変化させることを特徴とする。このようにすれば、ディスクの特定トラックの内周と外周

$$R(\theta) = (r^2 + d^2 - 2rd \cdot \cos(\theta))^{1/2} \quad \dots (式1)$$

【0084】また、上記角度 $\theta$ は、時刻を $t$ とし、( $r$ が $d$ よりも非常に大きい)という条件が成立するものと

$$\theta = \pi - \omega t$$

【0086】と表現できる。(式2)を(式1)に代入することにより、ヘッドのトラック走行速度を $v(t)$

$$v(t) = (r^2 + d^2 - 2rd \cdot \cos(\theta))^{1/2} \cdot \omega \quad \dots (式3)$$

【0088】クロックマークCM間の距離は、同一トラック上は等間隔に $r \cdot 2\pi / N$ であるから、スピンドル回転中心501からデータトラックまでの距離が最も離

$$t_1 - t_2 = 2\pi r / (\omega N) \cdot 2d / (r^2 - d^2) \quad \dots (式4)$$

【0090】が成立する。(式4)は、( $r$ が $d$ よりも非常に大きい)という条件を使用して、次のように簡単

$$t_1 - t_2 = 2\pi / (\omega N) \cdot 2d / r \quad \dots (式5)$$

【0092】(式5)中、円形データトラック上のクロックマーク数 $N$ と、スピンドル回転角速度 $\omega$ は、予め設計値として得られている値である。よって、(式5)から明かなように、クロックマーク再生信号の時間間隔の振幅は、偏心距離 $d$ によって変化するとともにヘッド走行トラック半径 $r$ によっても変化する。

【0093】従って、偏心距離 $d$ を測定し保持しておき、 $r$ が変化したときの $2\pi / (\omega N) \cdot 2 / r$ の部分

で変化するクロック補正量の振幅と位相を調整することができ、極めて高精度な追従を行うPLL系を構成することができる。

【0080】図8は、ディスクの円形データトラック上に等間隔に記録されたクロックマークと、データトラック中心とスピンドル回転中心との偏心に起因する、信号読出ヘッドの同一トラック走行半径の変化を示す。同図において、参照番号500は、円形データトラックの中心であり、この中心500に対して同心円状にデータトラックD3、D4、D5、D6およびD7が形成され、この各データトラックに物理的に等間隔に $N$ 個( $N$ は正の整数)のクロックマークCMが記録されている。

【0081】上述のような円形データトラックが形成されたディスクがスピンドルモータ回転軸501にチャッキングされた時に偏心511が生じると、同一トラック上を走行する信号読出ヘッドはディスク回転軸中心511からの走行半径が、図8に示すように、 $r_{\min}$ 、 $r_0$ 、 $r_{\max}$ と変化する。

【0082】ここで、データトラック中心500とスピンドルモータ回転軸501との偏心距離511を $d$ 、円形データトラックのトラック中心からの半径距離512を $r$ 、データトラック中心500とヘッド走行位置HPとを結ぶ線と、データトラック中心500とスピンドル回転中心501とを結ぶ線とのなす角度を $\theta$ 、スピンドル回転角速度を $\omega$ とおく。このとき、スピンドル回転中心511からヘッド走行位置HPまでの距離 $R(\theta)$ は、

$$【0083】 \quad \dots (式1)$$

すると、

$$【0085】 \quad \dots (式2)$$

は、次の(式3)で表現できる。

$$【0087】 \quad \dots (式3)$$

れた時のクロックマーク間通過時間を $t_1$ 、最も近付いた時のクロック通過時間を $t_2$ とおくと、

$$【0089】 \quad \dots (式4)$$

化される。

$$【0091】 \quad \dots (式5)$$

の値を乗算係数としてテーブル形式で保持しておき、偏心距離 $d$ に乗算係数を乗ずることにより、任意のヘッド走行トラック半径 $r$ におけるクロックマーク再生信号の時間間隔の振幅を得ることができる。

【0094】図9は、信号読出ヘッドのヘッド取付けアーム回動半径軌跡と、この軌跡上に配置されているクロックマーク及びホームインデックマークを示す。同図において、500は円形データトラックの中心であり、こ

の中心500に対して同心円状にデータトラックD3、D4、D5、D6およびD7が形成されており、各データトラックには物理的に等間隔にN個のクロックマークCMが記録されているとともに、1周に1個ずつのホームインデックスマークHIが記録されている。また、これらのクロックマークCMおよびホームインデックスマークHIはディスク半径方向に延びるヘッド取付けアームの回動半径軌跡517上に配置されている。

【0095】ここで、ヘッド取付けアーム回動半径距離 $\delta = \sin^{-1}(r/(2A))$

【0097】と表される。(式6)から明かなように、位相差角 $\delta$ は、ヘッドのディスク回動半径位置すなわちヘッド走行トラック数 $r$ の変化とともに変化する。よって、予め種々の $r$ の値に対する位相差角 $\delta$ を算出し、これをテーブル形式で記憶させておけば、再生中のトラックの $r$ を入力することにより、ホームインデックスマーク再生信号の位相変動を得ことができる。

【0098】図10は、本発明のクロック信号補正回路の第5実施例の構成を示す。同図において、1は各円形データトラックについて等間隔にN個のクロックマークが記録されたディスクを示し、ディスク1はスピンドル軸2にチャッキングされる。記録再生ヘッド3は、回動可能アーム4に取り付けられ、ディスク1上を移動して信号の記録再生を行う。ヘッド3によってディスク1から読み出された信号は、再生増幅回路21によって増幅され、A/D変換回路21AによりTTLレベルのパルス信号PSに変換される。

【0099】パルス信号PSは、クロック抽出回路22A、ホームインデックス抽出回路24Aおよびトラック番号抽出回路51に供給される。クロック抽出回路22Aは、パルス信号PSからクロックマーク再生信号CMSを抽出し、偏心量測定部25CおよびPLL回路30に供給する。ホームインデックス抽出回路24Aは、パルス信号PSからホームインデックス再生信号HISを抽出し、偏心量測定部25Cおよび調整部53のメモリアクセス部53Aに供給する。トラック番号抽出回路51は、パルス信号PSからヘッド走行トラック番号TNを抽出し、偏心量測定部25Cならびに調整部53の位相差テーブル53Pおよび乗算係数テーブル53Kに供給される。

【0100】偏心量測定部25Cは、クロックマーク再生信号CMS、ホームインデックス再生信号HIおよびヘッド走行トラック番号TNを使用して、(式5)に基づいてヘッド走行トラックの一周にわたって偏心情報DIを算出して、偏心量記憶部26Cに出力する。調整部53のメモリアクセス部53Aは、ホームインデックス再生信号HISに基づいて、コントロール信号およびアドレス信号を偏心量記憶部26Cに出力する。偏心量記憶部26Cは、偏心量測定部25Cから出力された偏心量DIを、メモリアクセス部53Aからのコントロール

515をA、トラックの中心500(図9ではトラック中心500とスピンドル回転軸が一致しているものとする)から信号読出ヘッドが位置するトラック(図9の例では、データトラックD5)までのディスク回動半径距離512すなわちヘッド走行トラック半径を $r$ 、スピンドル回転軸のホームインデックス位置と、ディスクデータトラック上に記録されたホームインデックスマークとの位相差角を $\delta$ とすると、 $\delta$ は、

【0096】

・・・(式6)

信号およびアクセス信号に応じて、ヘッド走行トラックの一周にわたり記憶する。記憶された偏心情報は、データトラック円の理想軌跡円から変位を示す。

【0101】調整部53の位相差テーブル53Pは、スピンドル回転軸のホームインデックス位置と、ディスクデータトラック上に記録されたホームインデックスマークとの位相差角 $\delta$ をヘッド走行トラック番号を入力パラメータとして記憶している。ヘッド走行トラック番号は、図9のヘッドのディスク回動半径距離すなわちヘッド走行トラック半径 $r$ に相当する。従って、(式6)から明かなように、位相差角 $\delta$ は、走行トラック番号の変化とともに変化する。位相差テーブル53Pは、予め種々のトラック番号の値に対する位相差角 $\delta$ を算出し、これをテーブル形式で記憶しているもので、再生中すなわちヘッド走行中のトラック番号が入力されると、ホームインデックスマーク再生信号の位相変動を上記位相差角 $\delta$ として出力する。

【0102】乗算係数テーブル53Kは、トラック番号に相当するヘッド走行トラック半径 $r$ が変化したときの(式5)の $2\pi/(\omega N) \cdot 2/r$ の部分の値を乗算係数としてテーブル形式で記憶している。

【0103】トラック番号抽出回路51からヘッド走行トラック番号TNが出力されると、位相差テーブル53Pは、そのトラック番号TNに対応した位相差 $\delta$ を出力する。メモリアクセス部53Aは、テーブル53Pから出力された位相差 $\delta$ に応じたコントロール信号およびアドレス信号を偏心量記憶部26Cに出力し、偏心量記憶部25Cは、これに応じて偏心量DIを調整部53の乗算器53Mの一方の入力に供給する。他方、乗算係数テーブル53Kは、トラック番号抽出回路51から供給されたヘッド走行トラック番号TNに対応した乗算係数を乗算器53Mの他方の入力端子に供給する。乗算器53Mは、入力された偏心量DIに乗算係数を掛ける。すなわち、乗算器53Mは、記憶部26Cから読み出された変位すなわち偏心量を、ヘッド走行トラック番号に応じて変化させて出力する。

【0104】このように変化すなわち調整された偏心量は、D/A変換回路28によりアナログの外部制御電圧に変換され、PLL回路30にフィードフォワード補償量として印加される。PLL回路30は、入力され

た外部制御電圧に応じて、クロックマーク再生信号CMSの位相または周波数を変化される。従って、図10の実施例は、クロック信号をディスク1の偏心に対して高精度に追従させることができる。

【0105】図11は、本発明のクロック信号補正回路の第6の実施例の構成を示す。図11の実施例と図10の実施例との相違は、図11の実施例においては、トラック番号検出回路51の代わりに、角度センサ61およびヘッド走行半径位置検出回路62が設けられ、偏心量測定部25Cおよび偏心量記憶部26Cの代わりに、偏心量測定部25Dおよび偏心量記憶部26Dが設けられ、メモリアクセス部53A、乗算部53M、位相差テーブル53Pおよび乗算係数テーブル53Kを含む調整部53の代わりに、メモリアクセス部63A、乗算部63M、位相差テーブル63Pおよび乗算係数テーブル63Kを含む調整部63が設けられている点にある。

【0106】角度センサ61は、アーム4の回転軸に取り付けられてアーム4の回転角度を検出する。ヘッド走行半径位置検出回路62は、センサ61によって検出されたアーム4の回転角度に基づいて、ヘッド走行トラック半径 $r$ （図9参照）を求めて、ヘッド走行半径位置信号HRPとして、偏心量測定部25D、位相差テーブル63Pおよび乗算係数63Kに出力する。

【0107】偏心量測定部25Dは、クロックマーク再生信号CMS、ホームインデックス再生信号HIおよびヘッド走行半径位置信号HRPが示すヘッド走行トラック半径 $r$ を使用して、（式5）に基づいて、ヘッド走行トラックの一周にわたって偏心情報DIを算出して、偏心量記憶部26Dに出力する。調整部63のメモリアクセス部63Aは、ホームインデックス再生信号HISに基づいて、コントロール信号およびアドレス信号を偏心量記憶部26Dに出力する。偏心量記憶部26Dは、偏心量測定部25Dから出力された偏心量DIを、メモリアクセス部63Aからのコントロール信号およびアクセス信号に応じて、ヘッド走行トラックの一周にわたり記憶する。記憶された偏心情報は、データトラック円の理想軌跡円から変位を示す。

【0108】調整部63の位相差テーブル63Pは、スピンドル回転軸のホームインデックス位置と、ディスクデータトラック上に記録されたホームインデックスマークとの位相差角 $\delta$ を、ヘッド走行トラック半径 $r$ を入力パラメータとして記憶している。（式6）から明かなように、位相差角 $\delta$ は、ヘッド走行トラック半径 $r$ の変化とともに変化する。位相差テーブル63Pは、予め種々の半径 $r$ の値に対する位相差角 $\delta$ を算出し、これをテーブル形式で記憶しているもので、再生中すなわちヘッド走行中のトラックの半径 $r$ が入力されると、ホームインデックスマーク再生信号の位相変動を上記位相差角 $\delta$ として出力する。

【0109】乗算係数テーブル63Kは、半径 $r$ が変化

したときの（式5）の $2\pi/(\omega N) \cdot 2/r$ の部分の値を乗算係数としてテーブル形式で記憶している。

【0110】ヘッド走行半径位置検出回路62からヘッド走行半径位置信号HRPが出力されると、位相差テーブル63Pは、ヘッド走行半径位置信号HRPが示す半径 $r$ に対応した位相差 $\delta$ を出力する。メモリアクセス部63Aは、テーブル63Pから出力された位相差 $\delta$ に応じたコントロール信号およびアドレス信号を偏心量記憶部26Dに出力し、偏心量記憶部25Dは、これに応じて偏心量DIを調整部63の乗算器63Mの一方の入力に供給する。他方、乗算係数テーブル63Kは、ヘッド走行半径位置検出回路62から供給されたヘッド走行半径位置信号HRPすなわち半径 $r$ に対応した乗算係数を乗算器63Mの他方の入力端子に供給する。乗算器63Mは、入力された偏心量DIに乗算係数を掛ける。すなわち、乗算器63Mは、記憶部26Dから読み出された変位すなわち偏心量を、半径 $r$ に応じて変化させて出力する。

【0111】このように変化すなわち調整された偏心量は、D/A変換回路28によりアナログの外部制御電圧に変換され、PLL回路30にフィードフォワード補償量として印加される。PLL回路30は、入力された外部制御電圧に応じて、クロックマーク再生信号CMSの位相または周波数を変化される。従って、図11の実施例は、クロック信号をディスク1の偏心に対して高精度に追従させることができる。

【0112】以上の説明から明かなように、図10および図11の実施例によれば、ディスクをスピンドルにチャッキングする際に回転軸中心とデータトラック円中心とのオフセットに起因する再生クロック信号の単位半径変動に対する周波数変動量の補正を最適なものに行うことができる。

【0113】また、図10および図11の実施例によれば、スピンドル回転軸のホームインデックスと、ディスクのデータトラック円上に物理的に記録されたホームインデックスの再生信号の位相がトラック番号すなわちヘッド走行トラック位置で異なっている場合に、信号読出ヘッドの走行半径位置による位相誤差を最適なものにできる。

【0114】なお、上記実施例は、磁気ディスク装置に関するものであるが、本発明はこれに限定されず、光ディスク装置等の他のディスク装置にも適用できる。

【0115】

【発明の効果】本発明の第1のクロック信号補正回路によれば、記憶手段に記憶されたディスク偏心量に対応した信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を補正するようにしたので、クロック信号をディスクの偏心に正確に追従させることができる。

【0116】本発明の第2のクロック信号補正回路によ

れば、記憶手段に記憶されたディスク偏心量に対応した信号をディスクの回転に同期してループフィルタの出力に加算して、電圧制御発振器に供給するようにしたので、クロック信号をディスクの偏心に正確に追従させることができる。

【0117】上記第2のクロック信号補正回路において、測定されたディスク偏心量から速度を演算し、演算により求めた速度を偏心量に対応する信号として記憶するようにすれば、偏心量すなわち変位を速度に変換するためのアナログ型のフィードフォワード補償器（フィルタ）を不要にできるから、コストを低くすることができる。

【0118】本発明の第3のクロック信号補正回路によれば、記憶されたディスク偏心量に所定の信号処理を行って、ディスクの回転に同期して位相比較器の出力に加算してループフィルタに供給するようにしたので、クロック信号をディスクの偏心に正確に追従させることができる。

【0119】本発明の第4のクロック信号補正回路によれば、複数のディスク面のそれぞれについての偏心量を測定し、偏心量に対応する信号をディスク面毎に記憶手段に記憶し、複数のディスク面のうちアクセスすべきディスク面の偏心量に対応した信号を記憶手段から選択的に読み出し、読み出した偏心量に対応した信号に基づいて電圧制御発振器から出力されるクロック信号の位相または周波数を変化させるようにしたので、処理対象ディスク面を切り換えたときに、切り換え後のディスクの偏心に直ちに追従できる。

【0120】本発明の第5のクロック信号補正回路によれば、正弦波発生手段から発生された信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を変化させるようにしたので、実際に、ディスクの偏心量を測定しなくても、クロック信号をディスクの偏心に正確に追従させることができる。

【0121】本発明の第6のクロック信号補正回路によれば、記憶手段に記憶された偏心量に対応した信号を、ディスクのトラック番号に応じて変化させ、変化させた偏心量に対応する信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を変化させるようにしたので、クロック信号をディスクの偏心により正確に追従させることができる。

【0122】本発明の第7のクロック信号補正回路によれば、記憶された偏心量に対応した信号を、ディスクから信号を読み出すヘッドの位置に応じて変化させ、変化させた偏心量に対応する信号に従って電圧制御発振器から出力されるクロック信号の位相または周波数を変化させるようにしたので、クロック信号をディスクの偏心により正確に追従させることができる。

【図面の簡単な説明】

【図1】本発明のクロック信号補正回路一の実施例を示

すブロック図である。

【図2】ディスクのトラックの中心とディスクの回転中心とのずれ、すなわちディスクの偏心の一例を示す説明図である。

【図3】ディスクから抽出されたクロック信号の位相と、PLLループ30のVCO35から出力されるクロック信号の位相とを比較して示すグラフである。

【図4】本発明のクロック信号補正回路の第2の実施例を示すブロック図である。

【図5】図4の実施例の記憶部26Aの記憶内容を示す説明図である。

【図6】本発明のクロック信号補正回路の第3の実施例を示すブロック図である。

【図7】本発明のクロック信号補正回路の第4の実施例を示すブロック図である。

【図8】ディスク上の円形データトラックの円周方向に物理的に等間隔に記憶されたクロックマークと、偏心を持ってチャッキングされたディスクの同一トラック上を走行する信号読出ヘッドの走行半径の変化との関係を示す図である。

【図9】ディスク上の円形データトラックの円周方向に物理的に等間隔に記憶されたクロックマークおよびホームインデックス信号と、信号読出ヘッドのヘッド取付アーム回転半径軌跡との関係を示す図である。

【図10】本発明のクロック信号補正回路の第5の実施例を示すブロック図である。

【図11】本発明のクロック信号補正回路の第6の実施例を示すブロック図である。

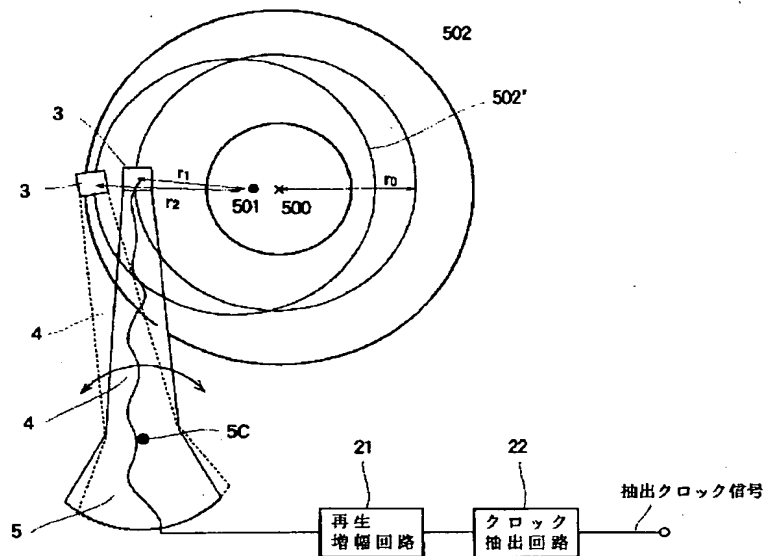
【図12】従来のクロック生成回路の一例を示すブロック図である。

【符号の説明】

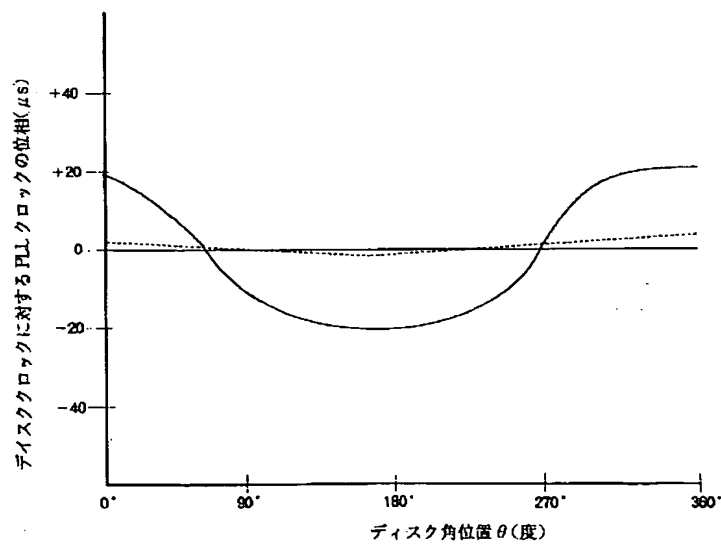
- 1, 1A, 1B, 1C, 1D 磁気ディスク、
- 2 スピンドルモータ
- 3, 3A, 3B, 3C, 3D 磁気ヘッド
- 4, 4A, 4B, 4C, 4D アーム
- 5 VCM
- 6 ディスク回転中心軸
- 20 信号処理回路
- 21 再生増幅回路
- 22, 22A クロック抽出回路
- 23 トラック位置誤差検出回路
- 24, 24A ホームインデックス抽出回路
- 25, 25B, 25C, 25D 偏心量測定部
- 26, 26B, 26C, 26D 偏心量記憶部
- 27 読出回路
- 27A 選択部
- 28 D/Aコンバータ
- 29 フィードフォワード補償器
- 29A 偏心フィードフォワード用フィルタ
- 30 PLL回路

- |        |             |          |              |
|--------|-------------|----------|--------------|
| 31     | 位相比較器       | 53A, 63A | メモリアクセス部     |
| 32     | ループフィルタ     | 53K, 63K | 乗算係数テーブル     |
| 33     | アナログ加算器     | 53M, 63M | 乗算器          |
| 34     | スイッチ        | 53P, 63P | 位相差テーブル      |
| 35     | VCO         | 60       | インターフェースケーブル |
| 36     | 分周器         | 70       | ディスクコントローラ   |
| 40     | トラッキングサーボ回路 | 100      | シリンダ         |
| 45     | 電流検出器       | 500      | トラック中心       |
| 50     | ホストコンピュータ   | 501      | ディスク回転中心     |
| 53, 63 | 調整部         | 502      | トラック         |

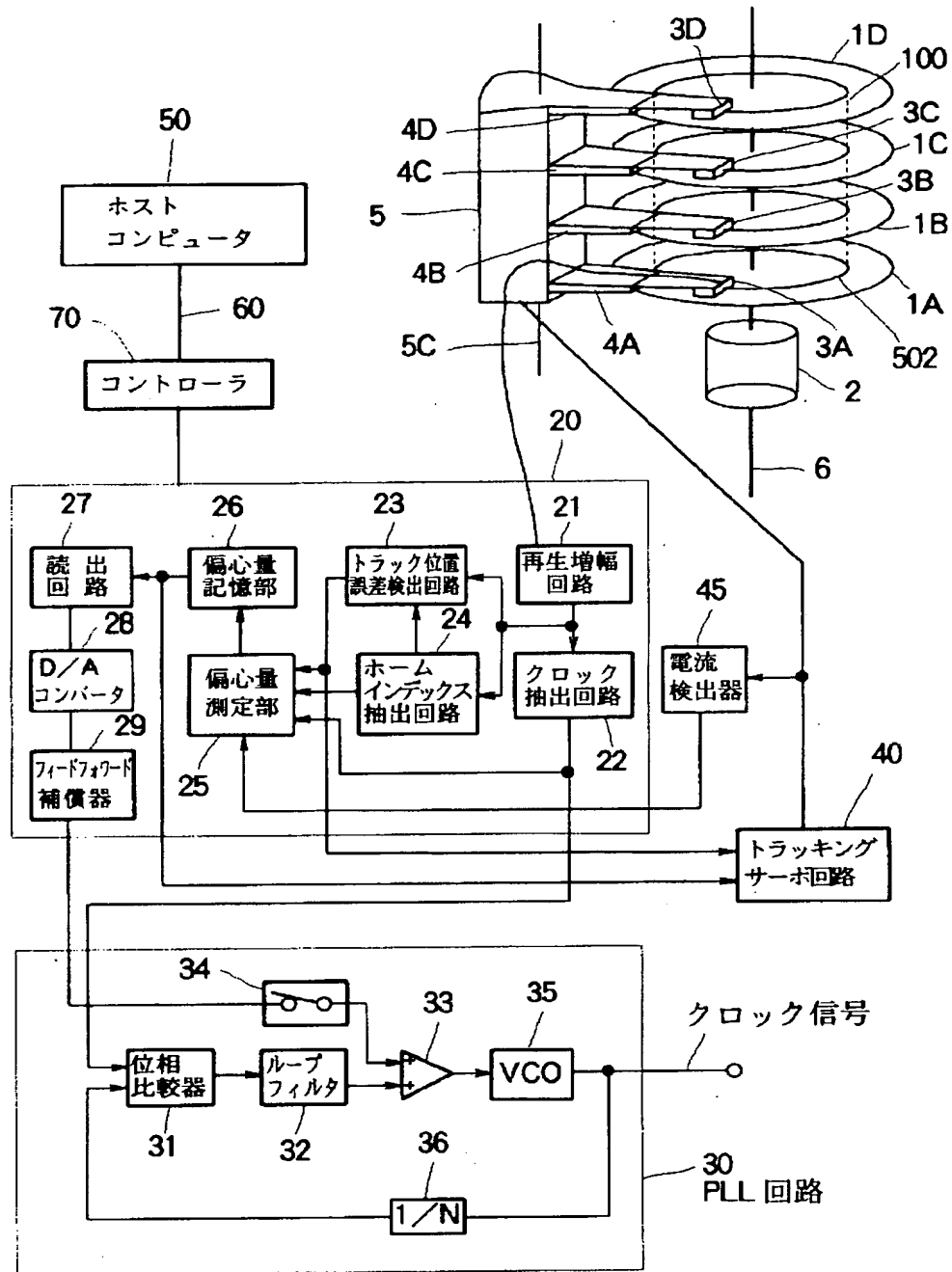
【図2】



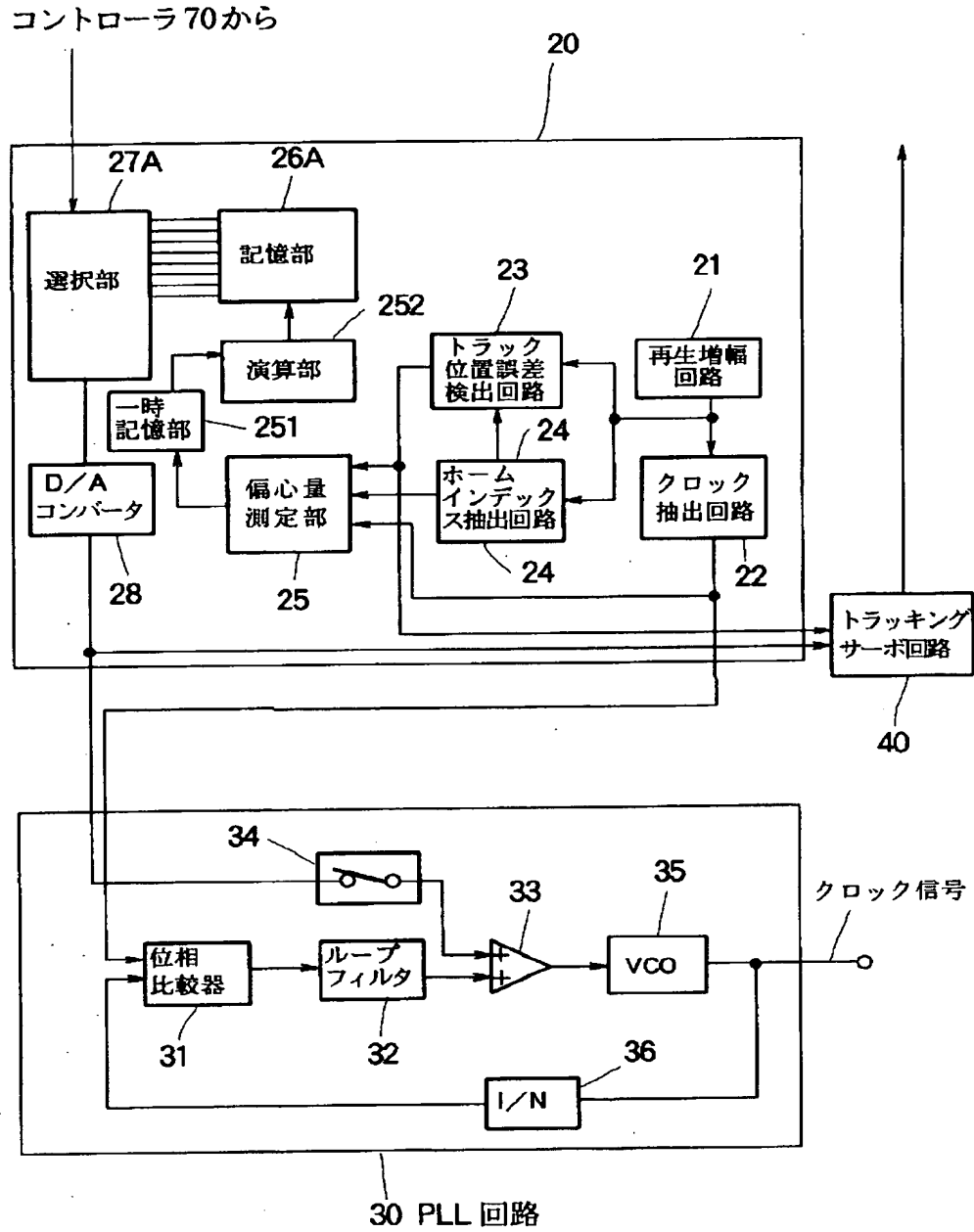
【図3】



【図1】

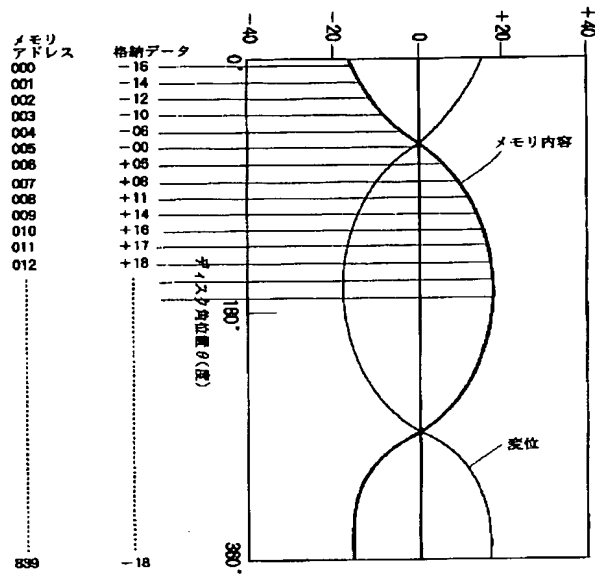


【図 4】

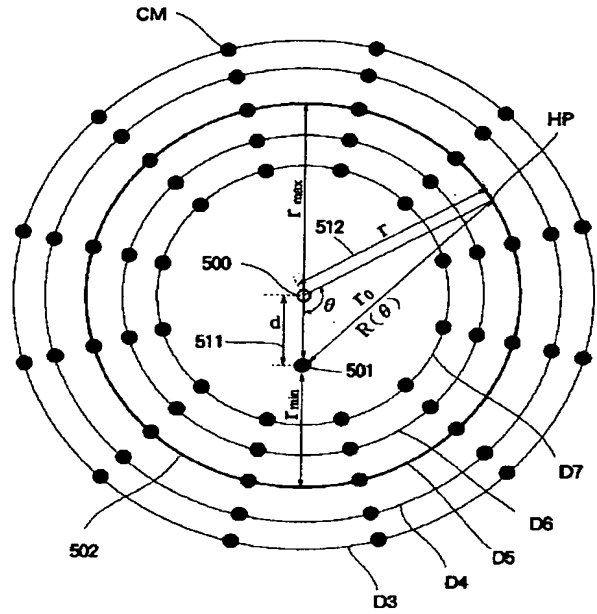




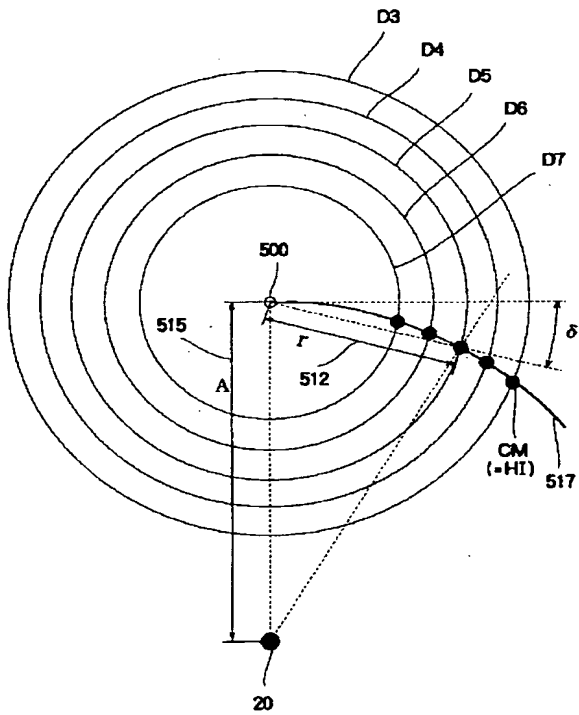
【図 5】



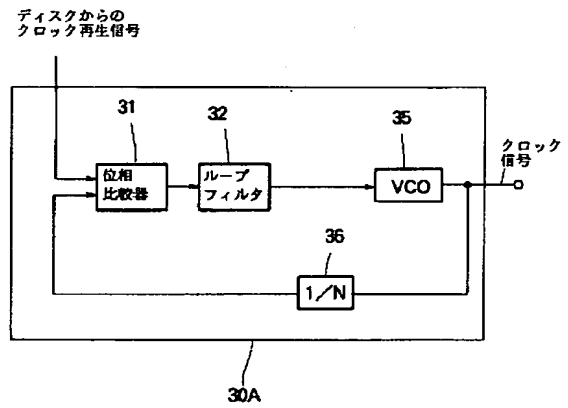
【図 8】



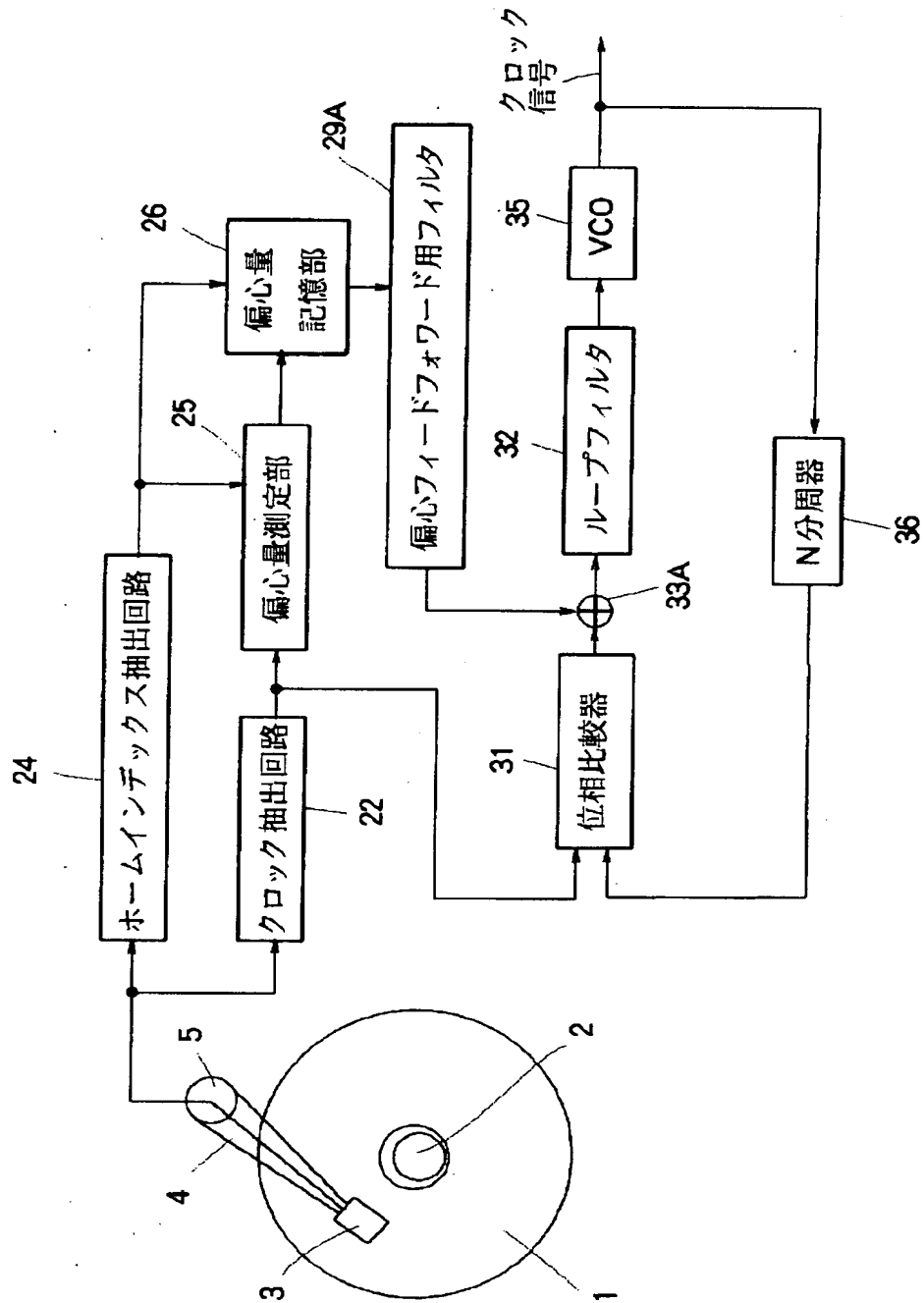
【図 9】



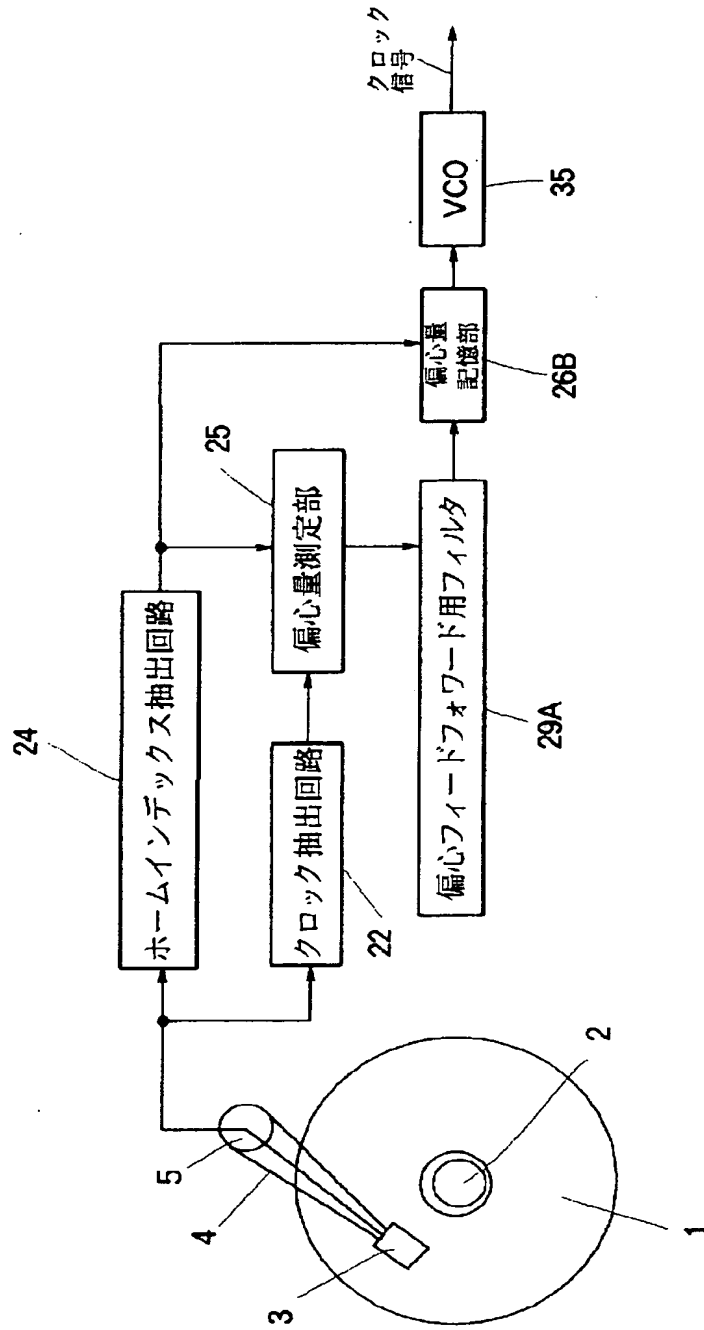
【図 12】



【図6】

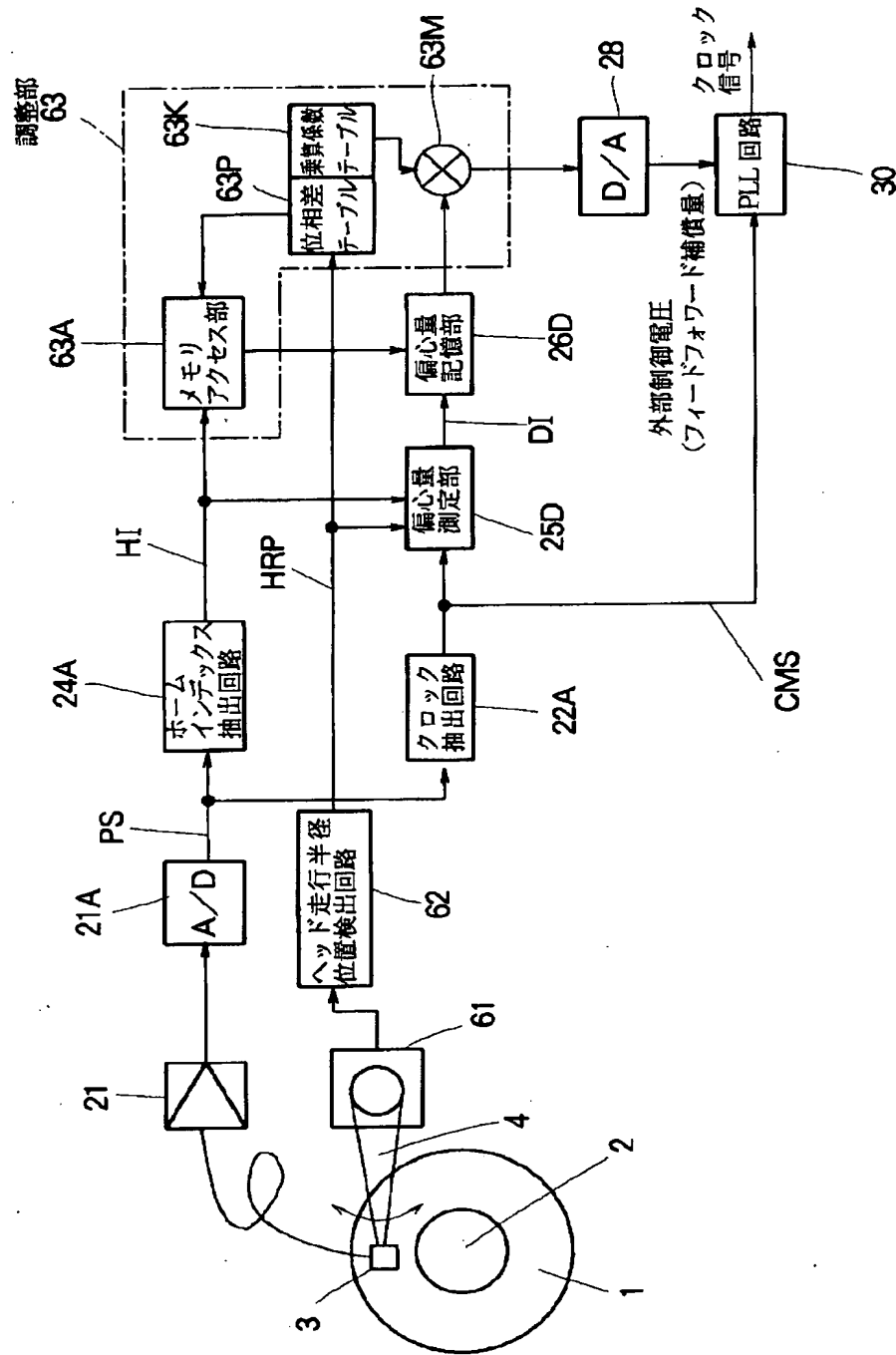


【図7】





【図 1 1】



【手続補正書】

【提出日】平成 5 年 5 月 1 3 日

【補正方法】変更

【手続補正 1】

【補正内容】

【補正対象書類名】明細書

【0 0 8 7】

【補正対象項目名】0 0 8 7

$$v(t) = (r^2 + d^2 + 2rd \cdot \cos(\omega t))^{1/2} \cdot \omega \quad \dots (式 3)$$

---

フロントページの続き

(72) 発明者 石岡 秀昭

東京都品川区北品川 6 丁目 7 番 35 号 ソニ  
ー株式会社内